

## SEMICONDUCTOR DEVICE

**Patent number:** JP2002231882  
**Publication date:** 2002-08-16  
**Inventor:** MICHII KAZUNARI  
**Applicant:** MITSUBISHI ELECTRIC CORP  
**Classification:**  
 - **International:** H01L25/065; H01L25/07; H01L25/18; B42D15/10;  
 H01L21/60; H01L23/50  
 - **European:**  
**Application number:** JP20010029342 20010206  
**Priority number(s):**

Also published as:

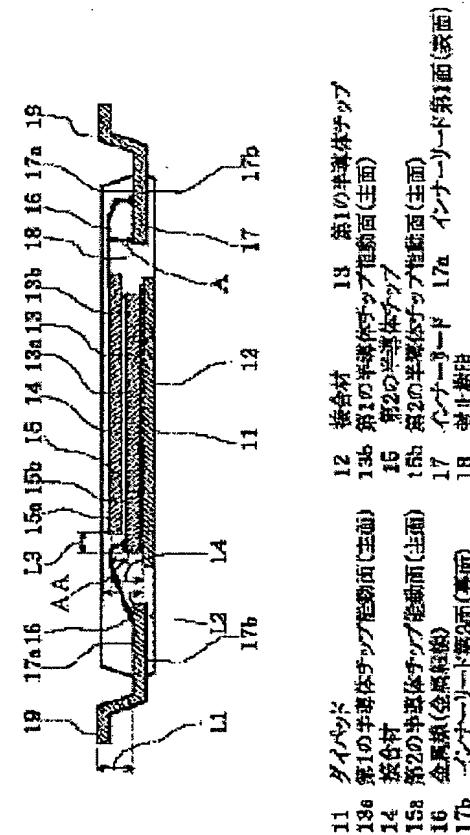
 US6353265 (B1)  
 DE10136283 (A1)

[Report a data error here](#)

### Abstract of JP2002231882

**PROBLEM TO BE SOLVED:** To obtain a semiconductor device with shorter routing lengths and a thinner sealing thickness by configuring a loop height being within the dimension range of side surface thickness by reverse wire-bonding between stacked semiconductor chips wherein two chips are stepwise stacked and a lead frame with metal wires.

**SOLUTION:** In the semiconductor chips having main surfaces on which pads are arranged and backsides, the main surface and a backside surface of semiconductor chips are stepwise secured so that pads of each chip do not overlapped and the backside of the semiconductor chips is secured on one side of a die pad of the lead frame whose die pad is recessed. Pads of the stacked semiconductor chips and inner leads corresponding to the pads are reverse wire-bonded with metal wires, main five surfaces of the inner leads, the stacked semiconductor chips, metal wires, junction materials and the die pad are covered with a encapsulation resin and another surface of the die pad is exposed out of the outer surface of the encapsulation resin.



Data supplied from the **esp@cenet** database - Patent Abstracts of Japan

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2002-231882

(P2002-231882A)

(43)公開日 平成14年8月16日 (2002.8.16)

(51)Int.Cl.  
H 01 L 25/065  
25/07  
25/18  
B 42 D 15/10  
H 01 L 21/60

識別記号  
5 2 1  
3 0 1

F I  
B 42 D 15/10  
H 01 L 21/60  
23/50  
25/08

5 2 1 2 C 0 0 5  
3 0 1 B 5 F 0 4 4  
W 5 F 0 6 7  
Z

テマコード(参考)

審査請求 未請求 請求項の数 6 O L (全 14 頁) 最終頁に続く

(21)出願番号 特願2001-29342(P2001-29342)

(22)出願日 平成13年2月6日 (2001.2.6)

(71)出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72)発明者 道井 一成

東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内

(74)代理人 100102439

弁理士 宮田 金雄 (外1名)

F ターム(参考) 20005 MA15 MB03 NB05 RA22

5F044 AA01 CC05 EE02 GG07 JJ03

5F067 AA02 AB02 AB03 BB04 BC11

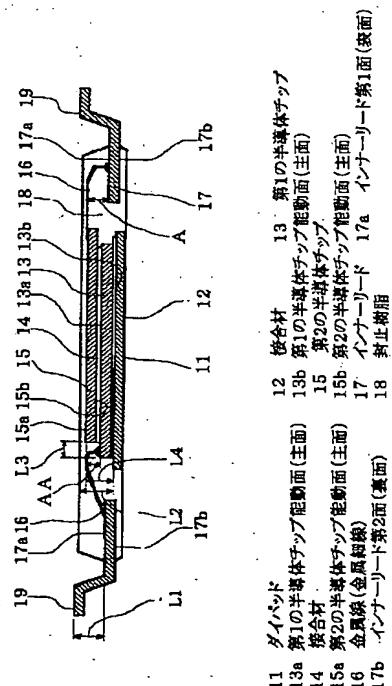
BD05 BE02 CB02

(54)【発明の名称】 半導体装置

(57)【要約】

【課題】 2個階段状に積層した積層半導体チップをリードフレームに金属線で逆ワイヤボンドしてループ高さを積層半導体チップの側面厚み寸法範囲に構成して引き回し長さを短く、かつ、封止厚みの薄い半導体装置を得る事である。

【解決手段】 パッドを配置した正面と裏面とを備えた半導体チップの正面と裏面とをパッドが重ならないように階段状に固定した積層半導体チップを、ダイパッド沈めしたリードフレームのダイパッド一面に積層半導体チップの裏面を固定する。積層半導体チップのパッドと対応するインナーリードとを金属線で逆方向ワイヤボンドして、インナーリードと積層半導体チップと金属線と接合材とダイパッドの主要5面とを封止樹脂で覆い、ダイパッドの一面は封止樹脂外面に露出する。



1

## 【特許請求の範囲】

【請求項1】 パッドを配置した主面とそれに対向する裏面とをそれぞれ備え、前記パッドが重ならないように階段状にずらせて下段の半導体チップの主面と上段の半導体チップの裏面とを接合材で固定した積層半導体チップと、外部リードが連続形成されたインナーリードと、ダイパッド沈めしたダイパッド吊りリードが連続形成されたダイパッドと、接合材と金属線と封止材とを備え、前記ダイパッドの一面に前記積層半導体チップの裏面を接合材で固定し、前記積層半導体チップのパッドと対応する前記インナーリードとを前記金属線で逆方向ワイヤボンドして接続し、前記インナーリードと前記積層半導体チップと前記金属線と前記接合材と前記ダイパッドの主要5面とを前記封止材で覆い、前記ダイパッドの裏面を前記封止樹脂外面に露出し、前記外部リードを前記封止樹脂側面から突出し、前記ダイパッドの切り離し面が前記封止樹脂側面に露出した半導体装置。

【請求項2】 積層半導体チップは、上段の半導体チップを180度面内回転させてかつ階段状にずらして積層し、下段の半導体チップのパッドと重ならないように固定した請求項1に記載の半導体装置。

【請求項3】 積層半導体チップは異なる寸法の半導体チップで、搭載される下段の半導体チップの主面に設けたパッドを、搭載する上段の半導体チップの外周領域に露出した請求項1に記載の半導体装置。

【請求項4】 ダイパッドの板厚を薄くした部分に積層半導体チップの裏面を接合材で固定した、請求項1ないし請求項3のいずれかに記載の半導体装置。

【請求項5】 インナーリード先端部分に薄い板圧の段差を備えた請求項1ないし請求項4のいずれかに記載の半導体装置。

【請求項6】 積層半導体チップの積層厚み範囲に位置するインナーリードの一面に金属線の一端をボールボンドして、前記積層半導体チップの上段の半導体チップの主面に設けたパッドに金属線の他端をステッチボンドした、請求項1ないし請求項5のいずれかに記載の半導体装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 この発明は、半導体チップを積層して構成する半導体装置の封止厚さを薄型化する。

## 【0002】

【従来の技術】 従来、カメラ、カムコーダなどの記憶媒体として使用するコンパクトフラッシュ（登録商標）カード等（Compact Flash（登録商標）Card）のフラッシュメモリカード（Flash Memory Card）は、カード内の収容容積（スペース）が比較的広く、標準タイプのパッケージ厚み寸法が最大1.2mmのT S O P（Thin Small Outline Package）が使用されている。

10

20

30

40

50

2

最近、より小型のフラッシュカードが開発され、カード内のスペースが狭くなりパッケージの厚みは標準T S O Pの半分程度の要求がある。また、大容量化の要求も強く、単体半導体チップで大容量化が出来ない場合は、2個の半導体チップを封止材で封止したM C P（Multi Chip Package）とよばれる半導体装置が開発されている。

【0003】 図11は、例えば、特表平10-506226号公報に示された従来の一枚のリードフレームに設けられたダイパッドの2面に2個の半導体チップを貼り合わせて2個の半導体チップを搭載して構成したM C Pの断面図である。

【0004】 ダイパッド1の第1面（図11にはダイパッド1の上側に示す。）に接合材2を介して半導体チップ3が接合されている。ダイパッド1の第2面（図11ではダイパッド1の下側に示す。）に接合材4を介して半導体チップ5が接合されて、能動面3aと能動面5aとが図11において最上面と最下面とにダイパッド1と接合材2と4とを挟み込んで積層半導体チップ（両能動面半導体チップ）が構成されている。

【0005】 金線6の一端を能動面3aと、5aとに設けられたパッド（図示せず。）にボールボンド6cで接続し、金線6の他の一端をインナーリード7の片面7aとインナーリード7の他面7bにステッチボンド6dの位置をずらせて接続している。この半導体チップ3と5との上に設けられたパッドにボールボンド6cを行い、インナーリード7にステッチボンド6dを行なうワイヤボンドの方法は、従来、一般的に行われていて、順方向ワイヤボンド法と呼ばれる。

【0006】 図11において、封止樹脂8で金線6の最頂上部6a、6bをE寸法覆って封止して保護している。図11に示す能動面3aから上向きに引き伸ばされた金線6の最頂上部6aまでの高さ寸法Aと積層半導体チップの厚みB（半導体チップ3と5と接合材2と4とダイパッド1との和。）と能動面5aから下向きに引き伸ばされた金線の最頂上部6bの高さ寸法Aと金線6の最頂上部を覆うE寸法との和E+A+B+A+EがM C Pの全体の厚み寸法となる。

## 【0007】

【発明が解決しようとする課題】 以上に述べた従来の半導体装置においては、積層半導体チップの厚みBが半導体チップ3と5と接合材2と4とダイパッド1との厚みの和となるためダイパッド1の厚みが両面半導体チップを厚くする欠点があった。

【0008】 また、順方向ワイヤボンド法では、金線の最頂上部6aまたは6bとボールボンド6c位置からステッチボンド6d位置までの寸法Cとの和A+C=Dがステッチボンド位置から金線の最頂上部までの高さ寸法で、ボールボンド6c位置から金線の最頂上部6a間の寸法Aを重複していて金線を長く引き回す結果となる欠

点があった。

【0009】さらにまた、パッド配列が半導体チップの能動面の中央に配列されたセンターパッド配置半導体チップを用いて順方向ワイヤボンドすると、積層半導体チップの外周辺に金線が当接するためワイヤボンドできない欠点があった。

【0010】従来の構成で半導体装置の厚みを0.5mmに薄くしようとする場合、接合材の厚み0.025mmが2枚と金属線のループ高さA=0.15mmから0.18mmとリードフレーム板厚0.125mmとを考慮すると、積層半導体チップの厚みを0.025mm以下にしないと金属線6が封止樹脂8の外表面に露出する問題がある。

【0011】半導体チップの厚みが0.1mm以下と薄くなると、ウエハの研磨が困難になる問題と研磨した後の搬送時の破損問題とウエハを個片化時の破損問題と個片化された半導体チップの組み立て時の破損問題等の新たな解決しなければならない問題を生じ従来の量産設備では対応できない問題がある。

【0012】さらに、半導体装置の厚みが0.5mmと薄い場合、板厚が0.125mmの外部リード7を半導体装置の側面中央から特表平10-506226号公報に示されたように引き出すと、外部リードの高さが0.25mmと略半導体装置の厚み0.5mmの1/2と低くなるために、半導体装置を実装基板に実装した後に周囲温度の変化によって付加される熱歪の吸収が十分できず、半田接合部の信頼性マージンを少なくする問題点を生じる。

【0013】以上に述べた従来の欠点を解消して、規格化された従来の半導体装置の厚みの略半分の半導体装置を得ることである。

【0014】この発明の目的は、階段状に積層した積層半導体チップと金属線のループ高さが半導体装置の厚みを厚くしないように構成して、金属線の無駄な重複引き回しを短く、かつ、封止厚みの薄い半導体装置を得る事である。

【0015】

【課題を解決するための手段】能動面の周辺にパッドを配置した主面とそれに対向する裏面とをそれぞれ備えた半導体チップを下段側に位置する一つの半導体チップの主面と上段側に積層するもう一方の半導体チップの裏面とをパッドが重ならないように階段状に接合材で固定した積層半導体チップを形成して、外部リードとインナーリードとを連続形成し、ダイパッド沈めしたダイパッド吊リードが連続するダイパッドを形成したリードフレームを用いる。ダイパッドの一面には積層半導体チップの裏面を接合材で固定する。積層半導体チップのパッドと対応するインナーリードとを金属線で逆方向ワイヤボンドをして接続し、インナーリードと積層半導体チップと金属線と接合材とダイパッドの主要5面とを封止樹脂50

で覆い、ダイパッドの裏面を封止樹脂外面に露出したものである。

【0016】また、積層半導体チップは上段の半導体チップを180度面内回転させてかつ階段状に平行にずらせて積層し下段の半導体チップのパッドと重ならないよう固定したものである。

【0017】さらにまた、積層半導体チップは2個の異なる半導体チップで、搭載される下段の半導体チップの主面に設けたパッドを搭載する上段の半導体チップの外周領域に露出して固定したものである。

【0018】また、ダイパッドの板厚を薄くした部分に積層半導体チップの裏面を接合材で固定したものである。

【0019】さらにまた、先端に段差を備えたインナーリード先端と対応する積層半導体チップの段差に設けられたパッドと逆方向ワイヤボンドしたものである。

【0020】積層半導体チップの積層厚み範囲に位置するインナーリードの一面に金属線の一端をボールボンドして積層半導体チップの上段側半導体チップの主面に設けたパッドに金属線の他端をステッチボンドしたものである。

【0021】

【発明の実施の形態】以下、図面を参照して実施の形態を説明する。なお、発明の実施の形態を説明するための各図面において、同一機能を有するものは同一符号を付け、その繰り返しの説明は省略する。

【0022】実施の形態1、実施の形態1を、同一半導体チップ2個を封止樹脂で封止厚み寸法を1mmで封止して二方向に外部リードを引き出すT-SOP (Thin Small Out-line Package) 型半導体装置の略半分の封止厚みで構成する半導体装置で説明する。

【0023】図1は、この実施の形態1である半導体装置の断面図で、図2は、この実施の形態1である半導体装置の図1と直交する断面図である。図3は、実施の形態1である半導体装置の封止樹脂を省略して示した平面図である。図4は、金属線の側面図を示す。

【0024】図1に示す第1の半導体チップ13の裏面13bはダイパッド11の第1面11aに接合材12を介して固定する。第2の半導体チップ15の裏面15bは第1の半導体チップ13の能動面13a(主面)に階段状に重ねて接合材14で固定し積層半導体チップを構成する。第1の半導体チップ13の上に第2の半導体チップ15を重ね合わせるときに、図3に示すように、第1の半導体チップ13の主面13aに設けたパッド10が第2の半導体チップ15と重ならないようにし3だけ階段状にずらせて固定する。図3では、同一寸法で同一機能を有する外周辺の1辺にパッドが配置された半導体チップ2個を同方向に重ねた後半導体チップ15を半導体チップ13を基準にして180度面内で回転して、か

つ、長辺方向にL3ずらしている。

【0025】図3に示す半導体チップ13と15とに設けられたパッド10と20と対応するインナーリード17の第1面1.7aとは、図4に示す金属線16を用いて順方向ワイヤボンディング法と逆方向ワイヤボンド法とで一端にポールボンディング16cを、片方の一端にステッチボンディング16dで結合して電気的に接続する。

【0026】実施の形態1において、図4に示す金属線16は、図1においてL4で示す積層半導体チップ側面領域内に配置されたインナーリード17a（図1には右側に表示。）にポールボンド16cをおこない、その点から直線部16eだけ垂直に引き上げた位置（ループ高さA部）でほぼ直角に折り曲げたあと水平にL5寸法だけ引き伸ばして積層半導体チップの1.5a面に設けられたパッド20（図3に示す。）にステッチボンド16dするいわゆる逆方向ワイヤボンド法で接続する。

【0027】一方、積層半導体チップの下段側の半導体チップ13のパッド10にはポールボンド16cをおこない、その点から直線部16eだけ垂直に引き上げた位置（ループ高さAA部）で折り曲げたあと水平に引き伸ばして、図1の左側に図示したインナーリード17aにステッチボンド16dするいわゆる順方向ワイヤボンド法で接続する。

【0028】逆方向ワイヤボンド法で、第2の半導体チップ15の正面1.5aから金属線16の最頂上部までの寸法Dを金属線16の直径程度に小さく構成できる。一方、半導体チップ13のパッド10とインナーリード17aにおこなう順方向ワイヤボンド法は半導体チップ15の厚みと接合材14との厚みの和L4の範囲でおこない半導体チップ15の能動面1.5aから上に突出する量を少なくしている。

【0029】封止樹脂18で図1、図2、図3に示すように、インナーリード17と半導体チップ13と15と金属線16と接合材12と14とダイパッド11の主要5面（ダイパッドの第2面11bを除く第1面11aと板厚方向の4側面の5面を主要5面という。）とを全て覆い、外部リード19とダイパッド11を支持した4本の吊りリード11dとを封止樹脂17の封止境界側面より突出させる。同時に、ダイパッドの1面（図1に図示する裏面11b）は封止樹脂外表面に露出している。

【0030】封止した後、外部リード19はリードフレームに連続して形成されたタイバー部（図示せず。）と先端部とを切断してガルウイング状に成形する。そのあとリードフレーム枠（図示せず。）に連続して形成されたダイパッド吊リード11dは封止樹脂外周側面境界部（図2に、封止樹脂18の境界部に示す4箇所の11e）で切断し、図1に示す実施の形態1に示す半導体装置を完成する。

【0031】次に、製造方法を説明する。図3に示す対

向する2辺の各辺を各2本ずつ一対の吊リード11dで保持し、ダイパッド11と吊リード11dを設けた辺と直交した対向する2辺の外周側に絶縁隙間を設けて整列配置したインナーリード17と外部リード19とを連続形成したリードフレームを準備する。

【0032】このリードフレームは、T S O P型の半導体装置に用いられるダイパッド沈め（図2にL6で示す。）を施したリードフレームと同一の構成でもよい。その他、リードフレームが備えるマトリックス構成やフレーム枠部に設ける搬送用の貫通穴や方向決め穴や封止樹脂流出防止用タイバーなどの説明は省略する。まず、半導体チップ13の裏面1.3bをこのリードフレームのダイパッド11a面に接合材12で固定する。次に、半導体チップ13のパッド10を半導体チップ15を重ねて積層したときに塞がないように図3に示す寸法L3だけ階段状にずらせて接合材14で貼り合わせてダイボンド工程を完了する。この時点で、積層半導体チップが完成する。

【0033】次に、金線や銅線や従来からワイヤボンドに用いられた金属線16（金属細線）で図4に示す、インナーリード17先端と対応するパッド間をワイヤボンド法で電気的に接続する。順方向ワイヤボンドおよび逆方向ワイヤボンドに関しての熱エネルギーと圧接力と超音波振動との機械エネルギーを与えて溶融固着する方法についての説明を省略する。

【0034】ワイヤボンド工程において、インナーリード17b面を支持する第1の支持面とその領域内に段差のついたダイパッド11を支持するために設けられる第2の掘り凹平面を備えた段差つき支持治具と、インナーリード17a面とダイパッド吊リード11dを押さえ、インナーリード17a先端部にポールボンディングまたはステッチボンディングをおこなう領域を囲繞する貫通穴を備えたリード押さえ治具とは従来量産に用いられている治具を用いる。

【0035】支持治具の支持面に、ダイボンド工程を完了したインナーリード17の第2の面1.7bを第1の支持面に置き、第2の掘り凹平面にダイパッド11の裏面1.1bを置いた後、インナーリード17の第1の面1.7a側にリード押さえ治具の押さえ面を重ねて置き支持治具とリード押さえ治具とでインナーリード14とダイパッド吊リード11dとを挟んで締め付け固定する。

【0036】そのあと、リード押さえ治具の貫通穴の開口領域内においてインナーリード17a部に図1に示すように、金属線16の一端をポールボンド16cして、立ち上がり直線部16eは積層半導体チップの側面と平行に引き上げて、対応するパッド20にステッチボンド16dをおこなう逆方向ワイヤボンド法で電気的に接続する。

【0037】次に、第1の半導体チップ13aのパッド10にポールボンド16cをおこない、直線部16eは

第2の半導体チップ15の側面と平行に引き上げた後（ループ高さAA）対応するインナーリード17の先端部の表面17aにステッチボンド16dをおこなう順方向ワイヤボンドで電気的に接続してワイヤボンド工程を完了する。

【0038】次に、インナーリード17b面とダイパッドの裏面11bを下金型に接触させて、上金型をインナーリード17a面の上に置いて締め付け、高温で溶融した熱硬化性樹脂等の封止材料18を高圧で上下金型に設けたキャビティに注入して積層半導体チップと金線16とダイパッド11の主要5面とを封止して封止工程を完了する。実施の形態1に用いられる封止材料18は、半導体装置用に開発された樹脂であれば特に特定しない。また、封止工程（モールド工程）に用いられる上金型と下金型に関しても従来の半導体装置の製造工程で用いられるものと何ら変わることがないので、説明を省略する。

【0039】単列もしくは多列マトリックス状に複数のダイパッドを形成したリードフレームを用いると複数の半導体装置は外部リードの先端部分とダイパッド吊りリード部とでリードフレーム枠部に（図示せず。）連続して形成されるので、次の段階で、個々の半導体装置に個片化する。個片化工程では、外部リードの先端部をレーザー加工や機械加工などの切断手段でリードフレームから切り離す。

【0040】切断手段で切り離した外部リード先端部をガルウイング状に成型するリード成型工程を完了した段階では、ダイパッド吊りリード部がリードフレーム枠部に連続して形成されているので、例えば、マーキングその他必要なアセンブル工程を経た後に最後に封止樹脂側面の境界部分でダイパッド吊りリード11dを図2において吊りリード切断面11e部を切断手段でリードフレームから切り離すと完全に個片化されて図1から図3に示す実施の形態1である積層半導体装置を得る。

【0041】実施例1、厚みが0.55mmの半導体装置を図5で説明する。インナーリード17とダイパッド11とダイパッド吊りリードとタイバーとフレーム枠とセクションバーとその他T S O Pパッケージに用いられるリードフレームと同様に構成した厚みが0.125mmのリードフレームを準備する。

【0042】ダイパッド11c平面板厚が0.050±0.02mmとなるように0.125mmを0.075mm削除して、ダイパッド11の平面部分11cが吊りリード11dとインナーリード17より薄く構成している。また、ダイパッド11b面は、図2に示すようにダイパッド吊りリード11c部分で折り曲げ加工されていてインナーリード17b面とL7=0.1mmだけ段差をつけている。（ダイパッド沈めという。）

【0043】半導体チップは能動面の外周近傍の一辺に沿ってパッド10を配置した厚みが145±10μmの

同一寸法で同一機能のメモリ半導体チップ13と15の2個を準備する。ダイパッド面11cに厚みが25μm厚みのテープ状の接合材12で固定して、下側のメモリ半導体チップ13の能動面13aと上側のメモリ半導体チップ15（実施例1の場合メモリ半導体チップ13と同一である。）との裏面15bとを厚みが25μm厚みの接合材14で固定する。

【0044】このとき、下段のメモリ半導体チップ13を基準にして上段のメモリ半導体チップ15を180度回転させて、かつ、上側の半導体チップ15が下側のメモリ半導体チップ13のパッド10と重なって塞がないようにL3=1.0mm長辺方向にずらして階段状に固定すると図3に示すパッド10と20とが対向する左右外周辺の2辺に配置された積層半導体チップとなる。

【0045】上段のメモリ半導体チップ15のパッド20は対応するインナーリード17aよりもL8=0.170mm高いのでループ高さA=0.22mmで逆方向ワイヤボンドする。そうすると、金線の最頂上部（ループ高さA）が半導体チップ15の能動面から上方に突出する寸法D=0.05mmにできる。

【0046】一方、下段のパッド10は上段側のパッド20よりもチップ15自身の厚みと接合材14との厚みとの和、即ち、0.1725±0.012mmだけ低い段差の位置にあるので順方向ワイヤボンドしてループ高さAA=0.180±0.03mmとする。

【0047】上記の構成で、積層半導体チップの上段正面からダイパッド裏面までの寸法は0.395±0.044mmとなる。上金型と下金型は半導体装置の厚みが0.550±0.025mmとするように封止樹脂注入空間（キャビティ）を0.550mmとして、下金型の底面にダイパッド底面11bを当接して封止樹脂18を注入して封止する。

【0048】その後、個片化工程と外部リードの成型工程を完了すると、図5に示す封止樹脂表面から露出したダイパッドの裏面までの厚み寸法が0.550±0.025mmで、外部リード19表面からダイパッド露出面までの封止樹脂の寸法L7=0.1mmと封止樹脂表面から外部リード19（図5には外部リード19の上側面。）までの封止樹脂の寸法L6=0.325mmと半導体装置の封止樹脂側面中心から0.1125mmずれた位置から外部リードが突出し、L1が0.325mmより大きい超薄型でT S O P型の積層半導体チップを内蔵した半導体装置が得られる。

【0049】実施例1では、積層半導体チップの上段正面を覆う封止樹脂の厚み寸法は0.15mm（0.150=0.550-0.395）となる。上段能動面からダイパッド裏面までの寸法は0.395mmで、量産される製造誤差±0.044mmを考慮しても上段能動面は最小でも0.111mm（0.111=0.150-0.044）封止樹脂で覆われる。また、逆方向ワイヤ

ボンドによるステッチボンド位置（パッド15a面）から金線の最頂上部は、0.1mm封止樹脂で覆われ製造誤差±0.044mmを考慮しても最小0.056mm封止樹脂で覆われて十分な品質の確保ができる。

【0050】また、順方向ワイヤボンドのループ高さ寸法AA=0.180mmであり、金線の最頂上部は0.145mm封止樹脂で覆われ、製造誤差±0.044mmを考慮しても0.101mm封止樹脂で覆われて十分な品質の確保ができる。

【0051】以上の説明では、ダイパッド11をパッケージ外表面に露出させたので、ダイパッド面11cから封止樹脂の最上面までの寸法L2を広く確保でき、半導体チップ13と15の厚みを取り扱いの困難な0.100mm以下に薄くしないで、0.1475±0.01mmの半導体チップ2個で0.55mmの半導体装置が得られる。チップ厚が0.147±0.010mmの半導体チップであれば、従来の装置で製造プロセス条件の変更をしないでも量産が可能で、新規な設備投資が不要である。

【0052】また、ダイパッド沈めして、インナーリード配置面と段差をL6=0.100mm設けたので、ダイパッド露出樹脂封止すれば、折り曲げられた吊りリードとインナーリードは封止樹脂で覆われ、吊りリードと外部リードが封止樹脂側面の中央より0.1125mmずれた位置に配置され（図5では下方向に0.1125mmオフセットしている。）且つ、外部リード19をダイパッド露出面11bの反対方向に折り曲げて先端をガルウイング状に成型すると、外部リードの実装高さL1を封止樹脂側面の中央から突出した時より0.1125mm長くできる。

【0053】外部リードの実装高さL1は外部リードの熱変形に対する剛性にL1の3乗で影響するので、オフセット有り無しで剛性は3.6倍変化する。この実施例1の半導体装置を実装基板に半田で固定した後に熱ストレスを受けても、半田接合部に生じる熱歪を外部リードのL1部分の変形で吸収して実装信頼性を向上できる。

【0054】さらに、同一メモリ半導体チップを重ねた積層半導体チップでメモリの容量を2倍にすることが可能である。

【0055】さらにまた、逆方向ワイヤボンド法で積層半導体チップ最上面から上に突出する金線の最頂上部までの高さDを低くかつ誤差の幅を小さく抑えることが出来るので、金線が封止樹脂の表面に露出する不良を少なくし、積層半導体チップ能動面から封止表面までの樹脂厚み寸法を小さくできる。その結果、半導体チップの厚みをさらに薄くすることができる。

【0056】実施例2、従来のT S O Pの封止樹脂の厚み1mmを、0.625mm厚みの半導体装置に適用した実施例2を図1と図2で説明する。

【0057】実施例2の積層半導体装置では、ダイパッ 50

ドとダイパッド吊りリードとを連続形成し、図2に示すように0.1mmのダイパッド沈めを設けた0.125mm板厚のインナーリードと外部リードと連続形成したリードフレームを用いる。図1に示すダイパッド11aに厚み0.147mmのメモリ半導体チップ2個を0.025mmの接合材で積層して階段状に固定した積層半導体チップのパッドと対応するインナーリードとにワイヤボンドしたあと、キャビティ寸法を0.625mmに構成した封止用の上金型と下金型とで樹脂封止すると、図1に示すL4=0.345mmで、積層半導体チップの正面を覆う樹脂封止寸法が0.155mmで、L2=0.500mmで全体の厚みがL2とダイパッド厚さ0.125mmの和0.625mmの半導体装置を得る。

【0058】ダイパッド沈めしたリードフレームを用いる事。2個の同一メモリ半導体チップは正面と裏面とを階段状にずらして固定して積層半導体チップを構成する事。積層半導体チップの裏面はダイパッドの1面に固定する事。積層半導体チップの上段側のパッドに逆方向ワイヤボンド法で、下段側のパッドには順方向ワイヤボンドする事。ダイパッドの裏面は封止樹脂の外表面に露出して封止する事。により外部リードがダイパッド沈め分封止樹脂に埋め込まれた実施の形態1に係わる積層半導体装置を実施例1と実施例2で説明したが以下の適用もできる。

【0059】実施の形態1は、下段側に対して上段側のメモリ半導体チップを180度回転させたうえにさらに一辺方向に階段状にずらして固定した積層半導体チップで説明したが、半導体チップの正面の直交する外周辺二辺にパッドが配置された半導体チップを用いて下段側の半導体チップに対して上段側の半導体チップを180度面内回転させたうえに直交する二辺方向にパッドと重ならないように階段状にずらして固定した積層半導体チップで、封止樹脂の外側面4面に外部リードを突出したT Q F P (Thin Quad Flat Package) 型半導体装置1.4mmの略半分の厚みの超薄型半導体装置に適用できる。

【0060】実施例1では、0.1mmのダイパッド沈めを備えた0.125mm板厚のリードフレームを用いて、積層半導体チップの固定面を0.075mm掘り込んでダイパッドの板厚を0.05mmに薄くして、封止樹脂の厚さを0.55mmとする超薄型の半導体装置を説明したが、0.1mmのリードフレームで掘り込み量を0.045mmにすると実施例1と全く同様に0.5mmの超薄型の半導体装置が得られる。

【0061】実施例2では、封止樹脂の厚さを0.55mmに薄くする要求よりもT S O Pの1mm以下であれば価格を優先する場合に、価格が高価になるダイパッド面加工を省略してダイパッド裏面とインナーリード裏面とに0.1mm段差を備えた0.125mm板厚のリードフレームを用いて、積層半導体チップの固定面を0.075mm掘り込んでダイパッドの板厚を0.05mmに薄くして、封止樹脂の厚さを0.55mmとする超薄型の半導体装置が得られる。

ドフレームを用いて0.625mmの超薄型の積層半導体装置を示したが、0.1mmのリードフレームを用いると金型を変更することなく0.6mmの超薄型の積層半導体装置が得られる。

【006.2】実施の形態2. 2個の同一メモリ半導体チップで積層半導体チップを構成する場合に、下段側のメモリ半導体チップに対して上段側のメモリ半導体チップを単に平行に階段状にずらして固定した積層半導体チップで超薄型半導体装置を構成する方法を実施の形態2で説明する。

【006.3】図6は、実施の形態2である半導体装置の断面図。図7は、図6の封止樹脂を省略して示した平面図。図8は実施の形態2である半導体装置の他の実施例を示す断面図である。尚、実施の形態1で説明した同一製造プロセスについては重複する部分の説明を省略する。

【006.4】リードフレームは図6に示すように、実施の形態1に用いるリードフレームのインナーリード17の先端部分にエッチングもしくはプレス加工追加してインナーリード先端面17cに段差を形成する。ダイパッド面11aは半導体チップを固定する領域の面11cがエッチング加工で薄く形成されている。実施の形態2に用いるリードフレームの構成で実施の形態1に用いるリードフレームと同一の構成については説明を省略する。

【006.5】図6に示す、第1の半導体チップ13の裏面13bはダイパッド11の第1面11cに接合材12を介して固定する。第2の半導体チップ15（第1の半導体チップと同一寸法同一機能。）の裏面15bは第1の半導体チップ13の主面13aに接着材14を介して固定して積層半導体チップを構成する。このとき、半導体チップ13と15とは図7に示すように同一の辺側にパッドがくるように（図6では左側の1辺に構成。）重ねた状態から、下段の第1の半導体チップ13に設けたパッド10を重ねた上段側の第2の半導体チップ15が覆わないように、上段の半導体チップをL3だけ半導体チップを平行にずらせて階段状に固定する。

【006.6】次に、半導体チップ13と15とに設けられたパッド10と20とはそれぞれ対応するインナーリード17の先端面17cとインナーリードの第1面17aに金属線16で逆方向ワイヤボンドする。図7には左側に図示するインナーリード17にのみボールボンドされて図7の右側に図示するインナーリードは接続しないダミーリードである。

【006.7】ワイヤボンドは2回おこなう。最初のワイヤボンドは、図6に示すリードフレーム17の段差の低い先端部分17cにボールボンドしてループ高さAAに対応する段差の低いパッド10にステッチボンドする。必要な積層半導体チップの段差の低い半導体チップ13のパッド10すべてに逆方向ワイヤボンドを行い最初のワイヤボンドを完了する。

【006.8】次に、第2のワイヤボンドで、図6に示すリードフレーム17の第1面17aにボールボンドをおこなう。このとき最初のワイヤボンドでボールボンド16cされた位置よりも封止樹脂外側面寄りに位置をずらしてボールボンド16cを行う。その点からループ高さAでほぼ直角に折り曲げて上段のパッド20の位置まで平行に引き伸ばしてステッチボンドする。この逆方向ワイヤボンドを必要な上段側のパッド20全てにおこない第2のワイヤボンドが完了する。

【006.9】ワイヤボンドを完了すると、封止樹脂18でインナーリード17と半導体チップ13と15と金属線16接合材12と14とダイパッド11の裏面11bを除く主要5面とを全て覆い外部リードを封止樹脂17の封止境界側面より突出させると共にダイパッド11の1面11bを封止樹脂外表面に露出して封止する。外部リード19は先端部を切断した後成形すると図7に示す実施の形態2に示す超薄型の半導体装置が得られる。

【007.0】実施の形態2では、同一インナーリードに位置をずらせてボールボンドされる金線16の一端は、下段側のパッド10と上段側のパッド20とにステッチボンドされ、金線の引き伸ばし配線部分は図7では平面的に交差する。しかし、この交差部分を側面から見ると、図6に示す空隙が確保される。この交差部分で接触しても、実施の形態2の積層半導体チップであれば、金線同士は電気的に同相、同極であり短絡の問題はない。

【007.1】実施例1. 実施の形態2に係る積層半導体装置を厚みが0.55mmの超薄型半導体装置に適用した一例を実施例1で図6および図7で説明する。インナーリード17とダイパッド11とダイパッド吊りリードとタイバーとフレーム枠とセクションバーとその他T-SOPパッケージに用いられるリードフレームと同様に構成した厚みが0.125mmのリードフレームを準備する。

【007.2】図6に示すダイパッド11の第1面11aには図7に示す半導体チップ13を接合する領域を0.075±0.025mmエッチングして掘り込み加工して接合面11cを形成し、ダイパッド11は対向する2辺の各辺（長辺）を各2本ずつ一対の吊りリード11dでリードフレームの枠部（図示せず。）に保持している。

【007.3】ダイパッド11と吊りリード11dを設けた辺と直交した対向する2辺（短辺）の外周側には絶縁隙間を設けて整列して配置したインナーリード17と外部リード19とインナーリードとを連続形成してリードフレームの枠部（図示せず。）に保持している。

【007.4】ダイパッド11の第1の面11aとインナーリード17の第1の面17aとは図6に示すL7=0.1mmの段差を設ける。この段差はダイパッド吊りリード11d部で折り曲げて0.1mmのダイパッド沈めで形成する。

【0075】上記のリードフレームのインナーリード先端部分には0.075mm削除して17c面を形成している。

【0076】半導体チップ13と15は各々の能動面の外周近傍一辺にパッド10と20を配置した厚みが0.1475mmのメモリ半導体チップを板厚が0.05mmで構成したダイパッド11C面に、厚みが0.025mmの接合材12で固定する。下段側のメモリ半導体チップ13の能動面13aと積層される上段側のメモリ半導体チップ15との裏面15bとを厚みが0.025mmの接合材14で固定すると、上段と下段のメモリ半導体チップ13と15とのパッド10と20とが積層半導体チップの外周1辺に平行にL3ずれて階段状に形成される。

【0077】積層半導体チップの上段側のパッド20は対応するインナーリード17aよりL4=0.17mm高いので、2回目のボールボンドはインナーリード17a側にループ高さA=0.22mmで逆方向ワイヤボンドする。

【0078】一方、最初のワイヤボンドも、下段側のパッド10がインナーリード17cの位置よりも0.0725mm高く、金属線のループ高さ寸法A=0.18mmが、メモリ半導体チップ15の厚み0.1475mmと接合材の厚み0.025mmとの和0.1725mmよりも高いので逆方向ワイヤボンドする。このため、ワイヤボンドで接続された金属線16の引き回し部分が平面で交差する点における側面の隙間寸法は0.085mm確保される。

【0079】図6で、積層半導体チップの上側主面からダイパッド裏面までの寸法は0.395mmなので、上金型と下金型は半導体装置の厚みが0.550mmとするように封止樹脂注入空間(キャビティ)を0.550mmとする。下金型の底面にダイパッド底面11bを当接して封止樹脂18を注入して封止工程を完了する。その後、個片化工程と外部リードの成型工程を完了すると、封止樹脂上表面から露出したダイパッドの裏面までの厚み寸法を0.550mmの超薄型でT S O P型の2層積層半導体チップを内蔵した半導体装置が得られる。

【0080】実施例1で、積層半導体チップの上側能動面を覆う封止樹脂の厚み寸法は0.155mmで、半導体チップ能動面からダイパッド裏面までの寸法が0.395mmで、量産される製造誤差、±0.044mmを考慮しても積層半導体チップ能動面は最小でも0.111mm封止樹脂で覆われる。また、パッド面15aから金線の最頂上部までの寸法は0.04mmで、金線の最頂上部も最小0.071mm封止樹脂で覆われ、十分な品質の確保ができる。

【0081】また、段差の低い半導体チップ13に逆方向ワイヤボンドした金線はすべて積層半導体チップの厚み寸法の範囲内に構成されるので、ボールボンド位置も

10  
20  
30  
40

50

40

50

ステッチボンド位置も金線の最頂上部も封止樹脂に十分覆われる。

【0082】実施例2、実施の形態2に係わる積層半導体装置を板厚が0.125mmのより安価なリードフレームを用いて、従来のT S O Pの封止樹脂の厚み1.0mmに対して0.625mm厚みの半導体装置を実施例2で説明する。

【0083】実施の形態2と重複する説明を省略する。段差を付けた積層半導体チップのパッドと対応するインナーリードの先端2箇所に位置をずらせてA=0.22mmとAA=0.15mmで逆方向ワイヤボンドする実施例2の半導体装置は、ダイパッド11a面に0.075mm掘り込み加工を省略した分主面15a面が厚み方向にずれる。これに関連して封止金型のキャビティの寸法を0.075mm大きく0.625mmにする。

【0084】実施例2を図8で説明する。板厚が0.125mmのダイパッドに厚みが0.147mmのメモリ半導体チップ2個を0.025mmの接合材で階段状に積層すると、L4=0.345mmで、積層半導体チップの主面から樹脂封止最外面までの寸法が0.155mmで、L2=0.5mmで全体の厚みを0.625mm(=0.500+0.125)の半導体装置となる。

【0085】金属線引き回し部での交差点の図8に示す金属線間の隙間は0.04mm(=0.22-0.15-0.03)で十分な隙間が確保される。

【0086】実施の形態3、実施の形態3で、寸法が異なる大小2個の半導体チップを上段側に小寸法の半導体チップを下段側の半導体チップのパッドを覆い隠さないように接合材で固定した段差のある積層半導体チップの裏面をダイパッドに固定した半導体装置を説明する。

【0087】実施の形態3では封止樹脂の4方向側面に外部リードを突出した厚みを1.4mmで規格化されているT Q F P型半導体装置の封止樹脂の厚みが略半分の半導体装置を得る方法を説明する。

【0088】図9は、実施の形態3である半導体装置の断面図。図10は実施の形態3である半導体装置の他の実施例を示す断面図である。尚、同一製造プロセスについて重複する部分の説明は省略する。

【0089】リードフレームは図9に示すように、リードフレームのインナーリード17の先端部分をエッチングもしくはプレス加工をしてインナーリード先端面17cに段差を形成する。ダイパッド面11aは半導体チップを固定する領域の面11cを薄く形成したものであれば、従来のT Q F P半導体装置に用いるリードフレームであっても良い。なお、従来のT Q F P用リードフレームが備えるタイバーやフレーム枠やセクションバーや応力吸収スリットや搬送穴等の説明は省略する。

【0090】図9に示す、第1の半導体チップ13の裏面13bをダイパッド11の第1面11cに接合材12で固定する。第2の半導体チップ15の裏面15bは第

15

1の半導体チップ13の正面13aに接着材14で固定して積層半導体チップを構成する。このとき、半導体チップ13と15とは図8に示すように、下段側の第1の半導体チップ13に設けたパッド10を重ねた上段側の第2の半導体チップ15が覆わない寸法の小さな半導体チップを上段側の半導体チップ15として図8に示すように積層して階段状に固定する。

【0091】次に、第1および第2の半導体チップ13と15とに設けられたパッド10と20とはそれぞれ対応するインナーリード17の先端面17cとインナーリードの第1面17aに金属線16で逆方向ワイヤボンドして電気的に接続する。

【0092】ワイヤボンドは2回に分けておこなわれる。最初におこなうワイヤボンドは、リードフレーム17の段差の低い先端部分17cと積層半導体チップの段差の低い半導体チップ13のパッド10とをループ高さAで逆方向ワイヤボンドする。積層半導体チップの段差の低い半導体チップ13のパッド10のすべてに逆方向ワイヤボンドを行い最初のワイヤボンドを完了する。

【0093】次に、第2回目のワイヤボンドをリードフレーム17の第1面17aにボールボンドをおこなう。このとき先端部分17cには最初のワイヤボンドでボールボンド16cがなされている位置よりも封止樹脂の外表面寄りに位置をずらして行う。その点からループ高さAの位置でほぼ直角に折り曲げて上段側のパッド位置まで平行に引き伸ばしてステッチボンドする。この逆方向ワイヤボンドを全て完了するとワイヤボンド工程が完了する。

【0094】ワイヤボンドされた後に、封止金型に設けたキャビティに封止材料18を注入して、インナーリード17と半導体チップ13と15と金属線16aと16bと接合材12と14とダイパッド11の主要5面とを全て覆い外部リード19を封止樹脂17の封止境界側面より突出させると共にダイパッド11の裏面11bを封止樹脂外表面に露出して封止する。外部リード19はリードフレーム枠と連続する先端部を切断した後成形して図8に示す半導体装置を得る。

【0095】実施の形態3による半導体装置では、半導体チップに設けたパッドの数とインナーリードの数が異なる場合、一本のインナーリード先端部の位置をずらせた2箇所にボールボンドする場合と1箇所にボールボンドする場合とが混在する。各金属線16の各ステッチボンドは、下段側のパッド10と上段側のパッド20との対応する位置に接続する。金属線の交差部分は寸法と機能が異なる半導体チップを重ねて階段状の積層半導体チップとしたので、同極、同相の金属線同士が交差するとは限らないために金属線同士は3次元的には必ず側面図8に示す空隙を設ける。

【0096】実施の形態3に係る半導体装置は、実施の形態1と実施の形態2と同様に、積層半導体チップの

10

20

30

40

50

16

厚みL4とダイパッド厚みと積層半導体チップの最上面から封止樹脂の外表面までの寸法の和が積層半導体装置の厚みとなる。

【0097】実施例1、実施の形態3に係る積層半導体装置を、実施例1で、半導体装置の厚み0.55mmに適用した一例を、一辺が10mmの正方形周辺パッド配置半導体チップと一辺が8mmの正方形周辺パッド配置半導体チップを各半導体チップの中心点を一致させて積層した積層半導体チップを用いて説明する。

【0098】板厚が0.125mmのリードフレームを準備し、図9に示すダイパッド11の第1面11aの半導体チップ13を接合する領域を0.075mmエッチングで削除して、板厚を0.05mmに薄くしている。ダイパッド11は4角部を4本の吊リードでリードフレームの枠部に保持している。(図示せず。)

【0099】ダイパッド11の外周側には絶縁隙間を設けてダイパッド11を囲繞してインナーリード17先端部を整列配置し外部リード19とインナーリード17とは連続形成してリードフレームの枠部に保持している。

【0100】ダイパッド11の第1の面11aとインナーリード17の第1の面17aとはダイパッド吊リード部で折り曲げてダイパッド沈めでL7=0.1mmの段差を設けている。

【0101】リードフレームのインナーリード先端部分にはエッチング加工でインナーリード17c面をインナーリードの第1面17aよりも0.075mm削除して低い段差を形成している。

【0102】各々正面の外周辺に沿ってパッド10, 20を配置した厚みが0.1475mmの半導体チップ13, 15をダイパッド11C面に厚みが0.025mmの接合材12で固定する。積層半導体チップは下段側の正面13aと上段側の裏面15bとを厚みが0.025mmの接合材14で中心点を一致させて固定すると、上段側の半導体チップ15と下段側の半導体チップ13との一辺の寸法差は2mmなのでL3=1mmだけずれた階段状に固定される。

【0103】この積層半導体チップの上段側のパッド20と対応するL8=0.17mm低い位置のインナーリード17aとは2回目の逆方向ワイヤボンドをループ高さA=0.22mmでおこなう。

【0104】一方、最初のワイヤボンドは、下段側のパッド10がインナーリード17cの位置よりも0.0475mm高いので、ループ高さ寸法A=0.15mmで逆方向ワイヤボンドする。半導体チップ15の厚み0.1475mmと接合材の厚み0.025mmとの和が0.1725mmであるから1回目と2回目との金属線間の隙間は0.115mm確保される。

【0105】実施例1では、積層半導体チップの上側能動面(正面)からダイパッド裏面までの寸法はL4=0.345±0.024mmとダイパッドの厚み0.0

17

5 ± 0. 02 mmとの和で 0. 395 ± 0. 044 mmとなるので、上金型と下金型で封止樹脂注入空間（キャビティ）を 0. 550 mm設けて、下金型の底面にダイパッド底面 11 b を当接して封止樹脂で封止すると、封止樹脂上表面から露出したダイパッドの裏面までの厚み寸法を 0. 550 mm の T Q F P 型の 2 層に半導体チップを積層した半導体装置が得られる。

【0106】以上、実施例 1 で説明した半導体装置では、積層半導体チップの上側主面を覆う封止樹脂の厚み寸法は 0. 155 mm (0. 155 = 0. 550 - 0. 395) となる。積層半導体チップ能動面からダイパッド裏面までの寸法は 0. 395 で量産される製造誤差、± 0. 044 mm を考慮しても積層半導体チップ能動面は最小でも 0. 111 mm 封止樹脂で覆われる。また、上段側の主面 15 a から金線の最頂上部までの寸法は、0. 05 mm で、金線の最頂上部も最小 0. 061 mm 封止樹脂で覆われ、十分な品質の確保ができる。

【0107】また、積層半導体チップの段差の低い半導体チップ 13 のパッド 10 に逆方向ワイヤボンドした金線はボールボンド位置もステッチボンド位置も金線の最頂上部もすべて積層半導体チップの厚み寸法 L 4 の範囲内でおこなわれるので封止樹脂で十分覆われる。

【0108】実施例 2、ダイパッドとインナーリード先端部とを板厚が 0. 125 mm で構成したより安価なリードフレームで従来の T Q F P の封止樹脂の厚み 1.4 mm に対して略 1/2 厚みの薄い積層半導体装置を実施例 2 で説明する。実施例 1 で説明した積層半導体チップと同一構成同一製造プロセスの説明は省略する。

【0109】実施例 2 では、ダイパッド 11 a 面に半導体チップ 13 の裏面 13 b を接合材 12 で固定する。このため、0. 075 mm 堀り込み加工がなく、また、インナーリードの先端部分を 0. 075 mm 削除していない。そのため 1 回目の逆方向ワイヤボンドのボールボンドを A A = 0. 15 mm のループ高さでインナーリード 17 a 面におこない、2 回目の逆方向ワイヤボンドのループ高さを A = 0. 22 mm でおこなうと、交差部分を側面から見た隙間寸法は 0. 04 mm となる。

【0110】この隙間寸法を実施例 1 と同様に 0. 115 mm 確保するためには 2 回目のワイヤボンドのループ高さを A = 0. 295 mm とする。そのため、封止する金型のキャビティ寸法を 0. 15 mm 大きく形成して封止して封止樹脂の厚みが 0. 7 mm の積層半導体装置を得る。

【0111】実施例 2 の積層半導体装置は 0. 125 m m の板厚のダイパッドとインナーリードで、キャビティ寸法を 0. 7 mm で構成した封止用の上金型と下金型とで樹脂封止して、ダイパッドに半導体チップの厚み 0. 147 mm と 0. 025 mm の接合材各 2 個ずつとで階段状に積層固定して L 4 = 0. 345 mm 、積層半導体チップの主面 15 a から樹脂封止最外面までの寸法 0.

10

20

30

40

50

18

23 mm 、 L 2 = 0. 575 mm で積層半導体装置の全厚み 0. 7 mm (= 0. 575 + 0. 125) としている。

【0112】積層半導体チップの裏面をダイパッド沈めたダイパッドに固定して積層半導体チップの上段パッドには逆方向ワイヤボンド法でワイヤボンドする事。ダイパッドの裏面を下金型に接触させて樹脂封止すると、ダイパッドが封止樹脂の外表面に露出した外部リードがダイパッド沈め分封止樹脂に埋め込まれた従来よりも薄い半導体装置が得られる。

【0113】実施例 2 は、封止樹脂の厚さが 1.4 mm の T Q F P を 0. 125 mm 板厚のリードフレームに 2 個積層した積層半導体チップで説明したが、封止樹脂の厚さの制限がなく機能の追加もしくは容量の増加の要求が優先する場合積層半導体チップは 3 段または多段に重ねて積層半導体チップを構成しても従来の技術で達成できない封止厚み寸法の薄い半導体装置を得ることができる。

【0114】この発明を最も安価に入手可能な 1 枚のリードフレームで説明したが、積層半導体チップを支持するダイパッド部を高価ではあっても単独にダイパッドフレームでインナーリードフレームと分離して構成しても、また、リードフレームの板厚よりも薄く構成できる積層基板で代替しても、テープ基板で代替しても同様の効果を奏する。

【0115】積層半導体チップを構成するときに配線が必要なパッドを塞がず階段状に段差の異なる主面にパッドを露出できればよく、メモリ半導体チップに限らずどのような機能の半導体チップでも寸法が同一でも異なっていても同様の効果を奏する。

【0116】積層半導体チップを構成する上段側の半導体チップのパッドは積層半導体チップの表面に露出するので周辺パッド配置の半導体チップに限らずセンターパッド配置の半導体チップであっても主面に分散して配置された半導体チップでも同様の効果を奏する。

【0117】積層半導体チップの形成において上段の半導体チップを下段の半導体チップに対して面内 180 度回転して直角 2 方向に平行移動させて下段側のパッドを露出するように階段状にずらして固定しても同様の効果を奏する。

【0118】積層半導体チップの形成において上段の半導体チップを下段の半導体チップに対して直角 2 方向に平行移動させ下段側のパッドを直角 2 辺に露出するように階段状にずらして固定しても同様の効果を奏する。

【0119】積層半導体チップの形成において上段のパッドの配置には関係なく寸法が下段の周辺にパッドが配置された半導体チップの寸法より小さく上段と下段の各半導体チップの中心点は一致させても一致させなくても、下段側のパッドが露出するように階段状にずらして固定したものであれば同様の効果を奏する。

【0120】実施の形態1と実施の形態2と実施の形態3とでダイパッド沈めしたダイパッド寸法が半導体チップ寸法より大きなダイパッドで説明したが、半導体チップよりもダイパッドの寸法が小さな小ダイパッドでも、また、額縁状のダイパッド吊りリード補強を備えた額縁つき小ダイパッドであっても同様の効果を奏する。

【0121】

【発明の効果】この発明は以上説明したように構成されているので、以下に示すような効果を奏する。

【0122】この発明は、ダイパッドの一面が封止樹脂10外面に露出しダイパッド沈めされた分外部リードが封止樹脂側面の中心からずれて突出したので半導体装置の封止樹脂厚みを薄くできかつ実装後の熱歪に対する寿命を長くできる効果がある。

【0123】また、T S O P型で半導体装置の厚みを薄く、かつ、実装後の熱歪に対する寿命を長くできる効果がある。

【0124】また、T Q F P型で半導体装置の厚みを薄く、かつ、実装後の熱歪に対する寿命を長くできる効果がある。

【0125】さらにまた、半導体装置の厚みをより薄くでき、かつ、実装後の熱歪に対する寿命を長くできる効果がある。

【0126】また、半導体装置の厚みをさらにより薄くでき、かつ、実装後の熱歪に対する寿命を長くできる効果がある。

【0127】また、金属線の長さは略し字状に最短で構成できて、かつ、半導体装置の厚みを薄くできる効果がある。

【図面の簡単な説明】

【図1】 実施の形態1である半導体装置の断面図。

【図2】 実施の形態1である半導体装置の図1と直交する断面図。

【図3】 実施の形態1である半導体装置の封止樹脂を省略して示す平面図。

【図4】 金属線の側面図。

【図5】 実施の形態1である半導体装置の他の実施例を示す断面図。

【図6】 実施の形態2である半導体装置の断面図。

【図7】 実施の形態2である半導体装置の封止樹脂を省略して示す平面図。

【図8】 実施の形態2である半導体装置の他の実施例を示す断面図。

【図9】 実施の形態3である半導体装置の断面図。

【図10】 実施の形態3である半導体装置の他の実施例を示す断面図。

【図11】 従来の半導体装置の断面図。

【符号の説明】

10 下段(第1)の半導体チップの主面(能動面)のパッド

11 ダイパッド

11a ダイパッドの表面(第1面)

11b ダイパッドの裏面(第2面)

11d ダイパッド吊りリード

11e ダイパッド吊りリードの切断面

13 下段(第1)の半導体チップ

20 13a 下段(第1)の半導体チップの主面(能動面)

13b 下段(第1)の半導体チップの裏面

14 接合材

15 上段(第2)の半導体チップ

15a 上段(第2)の半導体チップの主面(能動面)

15b 上段(第2)の半導体チップの裏面

16 金属線

16c 金属線のボールボンド

16d 金属線のステッチボンド

17 インナーリード

17a インナーリードの第1面(表面)

17b インナーリードの第2面(裏面)

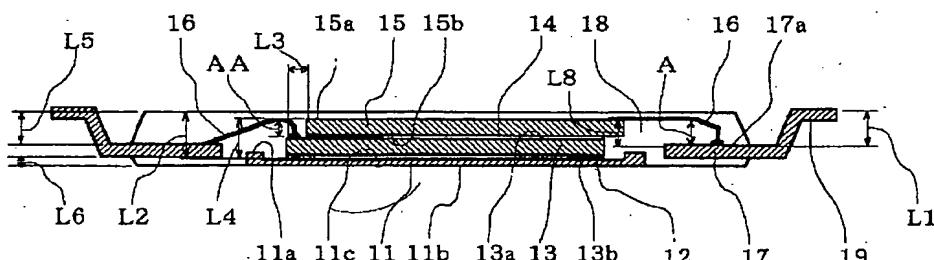
30 17c インナーリード表面の先端部に設けた薄い平面

18 封止樹脂

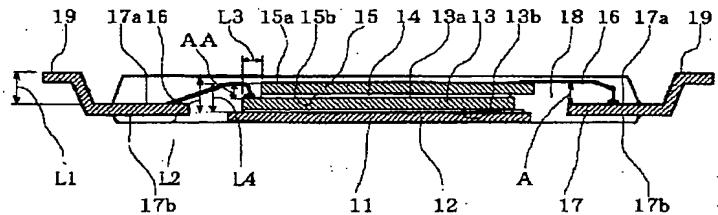
19 オウターリード(外部リード)

20 上段(第2)の半導体チップの主面(能動面)のパッド

【図5】

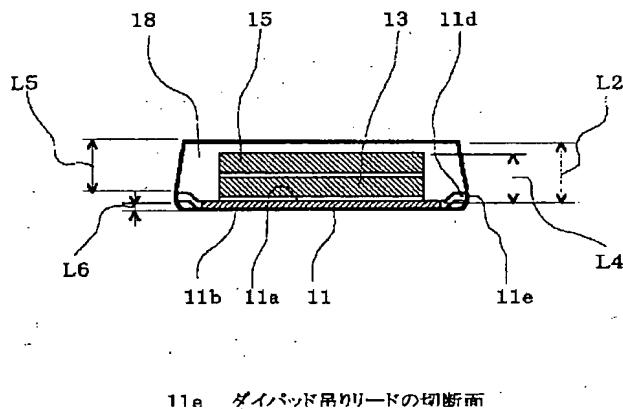


[圖 1 ]

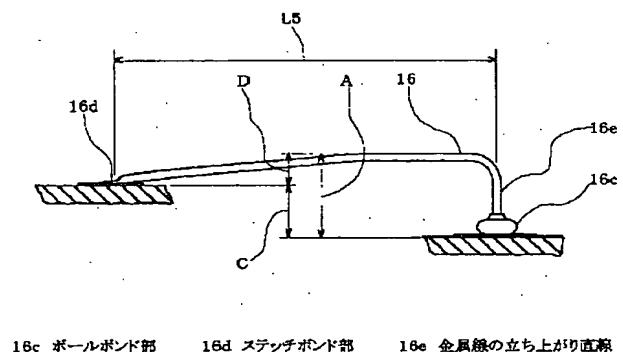


11 ダイバード	12 接合材	13 第1の半導体チップ
13a 第1の半導体チップ能動面(正面)	13b 第1の半導体チップ能動面(正面)	
14 接合材	15 第2の半導体チップ	
15a 第2の半導体チップ能動面(正面)	15b 第2の半導体チップ能動面(正面)	
16 金属性線(金属細線)	17 インナーリード	17a インナーリード第1面(表面)
17b インナーリード第2面(裏面)	18 封止樹脂	

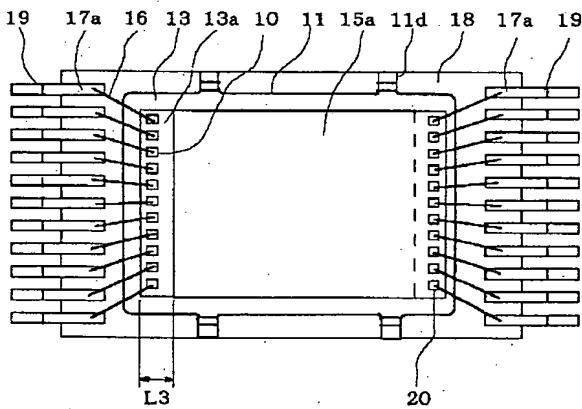
【図2】



【 4】

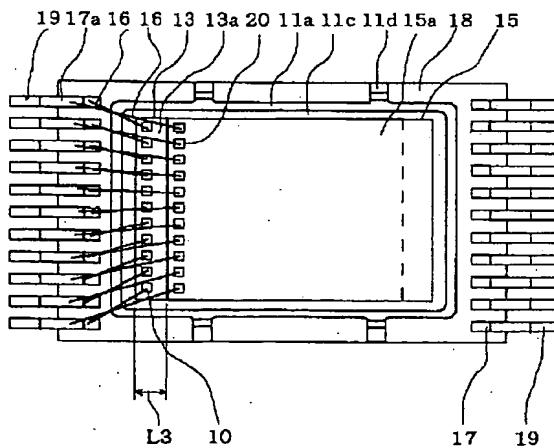


【図3】

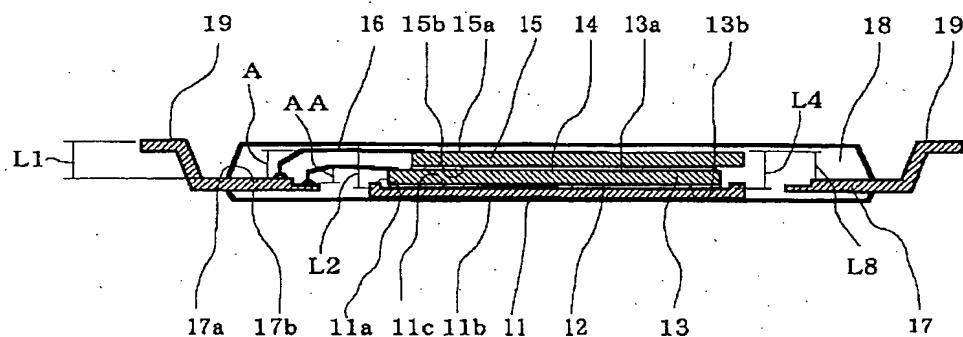


10 第1の半導体チップ能動面上のパッド  
 11d ダイパッド吊りリード  
 20 第2の半導体チップ能動面上のパッド

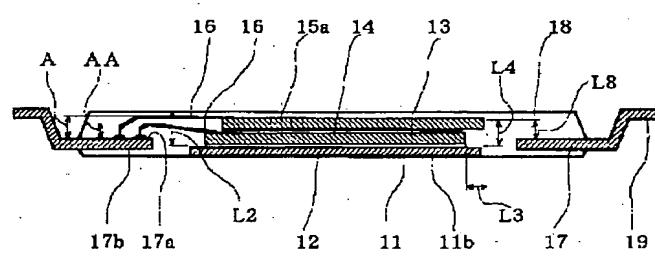
【図7】



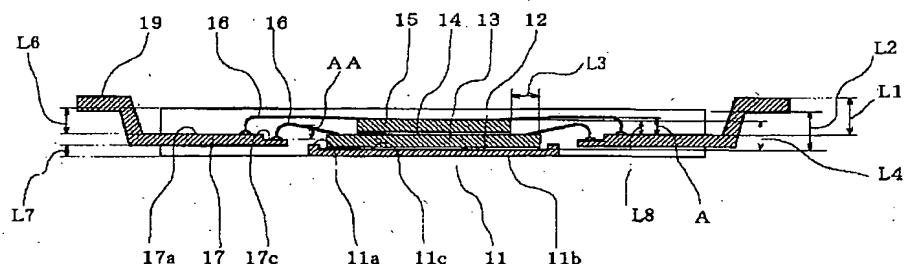
【図 6】



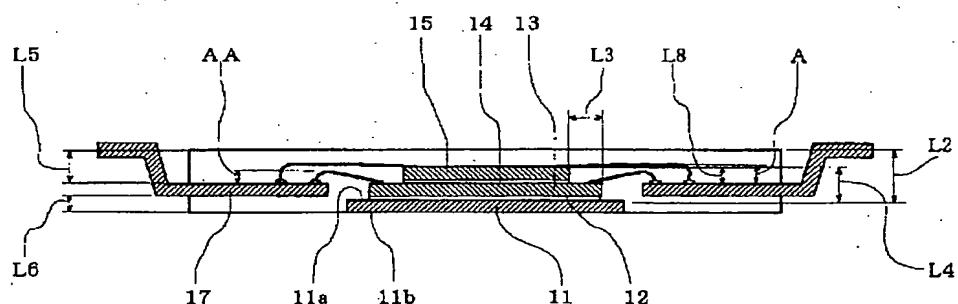
【図 8】



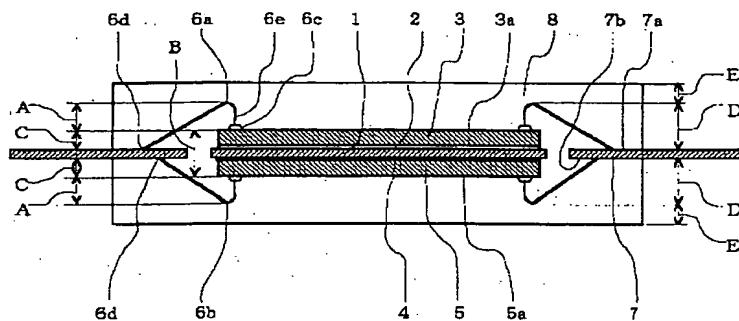
【図 9】



【図 10】



【図 11】



---

フロントページの続き

(51) Int. Cl. 7

識別記号

F I

テマコード (参考)

H 01 L 23/50